

日 本 国 特 許 庁
JAPAN PATENT OFFICE

JC997 U.S. PTO
09/939770



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 1月16日

出 願 番 号

Application Number:

特願2001-007158

出 願 人

Applicant(s):

株式会社日立製作所

2001年 6月11日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造

出証番号 出証特2001-3054428

【書類名】 特許願

【整理番号】 H00012231A

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/3065

【発明者】

【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目 2 8 0 番地 株式会社日立製作所中央研究所内

【氏名】 横川 賢悦

【発明者】

【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目 2 8 0 番地 株式会社日立製作所中央研究所内

【氏名】 桃井 義典

【発明者】

【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目 2 8 0 番地 株式会社日立製作所中央研究所内

【氏名】 辻本 和典

【発明者】

【住所又は居所】 東京都国分寺市東恋ヶ窪一丁目 2 8 0 番地 株式会社日立製作所中央研究所内

【氏名】 田地 新一

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社 日立製作所

【代理人】

【識別番号】 100075096

【弁理士】

【氏名又は名称】 作田 康夫

【電話番号】 03-3212-1111

【手数料の表示】

【予納台帳番号】 013088

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置の製造方法

【特許請求の範囲】

【請求項 1】

(1) 基板主面に第 1 の膜を形成する工程、
(2) 前記第 1 の膜を所定の形状にパターン形成する工程、
(3) 前記パターン形成された第 1 の膜を有する基板を処理室内に配置する工程、
(4) 前記基板主面に対する対向主面を有し、その対向主面にガス噴出部が設けられたパット構造体を前記基板主面上に配置し、前記処理室内を減圧状態で、かつ前記基板主面と前記対向主面とを所定間隔を保ち、前記ガス噴出部より所定のガスを噴出させる工程、
を含むことを特徴とする半導体装置の製造方法。

【請求項 2】

前記(4)工程において、前記基板に対して前記パット構造体を相対的に移動させることを特徴とする請求項 1 記載の半導体装置の製造方法。

【請求項 3】

前記基板は半導体ウエハより成ることを特徴とする請求項 1 または請求項 2 に記載の半導体装置の製造方法。

【請求項 4】

前記パットの主面に設けられたガス噴出部は互いに離間して複数個配置され、前記(4)工程において前記複数個のガス噴出部より前記基板主面に向けて所定のガスを噴出させることを特徴とする請求項 1 に記載の半導体装置の製造方法。

【請求項 5】

前記複数個のガス噴出部は、前記パットの中央部に配置された一つのガス噴出部と、前記パットの周辺部に配置された複数のガス噴出部とから成ることを特徴とする請求項 4 に記載の半導体装置の製造方法。

【請求項 6】

前記所定のガスは Ar、窒素、He、Ne のいずれかの一種より成ることを特徴とす

る請求項 1 に記載の半導体装置の製造方法。

【請求項 7】

前記パット主面の径は前記半導体ウエハの径よりも小さいことを特徴とする請求項 3 に記載の半導体装置の製造方法。

【請求項 8】

半導体基板の主面上に絶縁膜を形成する工程と、

前記絶縁膜にドライエッチングによりホールを形成する工程と、

前記ホールが形成された絶縁膜を有する半導体基板を処理室内に配置する工程と、

前記処理室内を減圧状態に保ち、前記主面にガス噴出部が設けられたパットを、前記主面と前記半導体基板主面に形成された絶縁膜に対向するように配置させ、前記ガス噴出部より所定のガスを噴出させて前記ホールを有する絶縁膜の表面を洗浄する工程と、

から成ることを特徴とする半導体装置の製造方法。

【請求項 9】

前記（４）工程に引き続き、前記ホールを埋め込むように前記第 1 の絶縁膜上に導体膜を形成することを特徴とする請求項 8 に記載の半導体装置の製造方法。

【請求項 1 0】

前記絶縁膜は有機系の絶縁膜より成ることを特徴とする請求項 8 に記載の半導体装置の製造方法。

【請求項 1 1】

前記（４）工程において、前記基板の主面に対して前記パットの主面を相対的に移動させることを特徴とする請求項 8 に記載の半導体装置の製造方法。

【請求項 1 2】

前記（４）工程において、前記パットの主面を前記第 1 の絶縁膜が形成された半導体基板に対して相対移動させることを特徴とする請求項 8 に記載の半導体装置の製造方法。

【請求項 1 3】

（１）排気手段を有する処理室内に、所定の加工処理が施された一主面を有する

半導体基板を配置する工程、

(2) 前記処理室内に所定のガスを導入してプラズマ雰囲気を形成し、前記一主面に付着している異物の結合力を緩和させることを特徴とする工程、

とから成ることを特徴とする半導体装置の製造方法。

【請求項 1 4】

前記異物の結合力の緩和を前記プラズマ雰囲気と前記半導体基板の一主面との間に加わる電界により行うことを特徴とする請求項 1 3 に記載の半導体装置の製造方法。

【請求項 1 5】

前記異物の結合力の緩和を、酸化性の活性種を前記異物に吸着することにより行うことを特徴とする請求項 1 3 に記載の半導体装置の製造方法。

【請求項 1 6】

前記所定のガスは酸素ガスであることを特徴とする請求項 1 5 に記載の半導体装置の製造方法。

【請求項 1 7】

前記所定のガスは CF_4 、 C_2F_6 、 C_3F_8 、 Cl_2 、 F_2 、 HF 、アンモニア、水素のいずれか一種が用いられることを特徴とする請求項 1 5 に記載の半導体装置の製造方法。

【請求項 1 8】

前記工程 (2) において、前記半導体基板を 300°C 以下に加熱することを特徴とする請求項 1 5 に記載の半導体装置の製造方法。

【請求項 1 9】

半導体基板を処理室内に挿入する工程と、

前記処理室内に第 1 のガスを導入してプラズマ雰囲気を形成する工程と、

前記プラズマ雰囲気が形成された前記処理室内に前記半導体基板に対

して第 2 のガスを噴出する工程と、

から成ることを特徴とする半導体装置の製造方法。

【請求項 2 0】

前記第 1 のガスは CF_4 、 C_2F_6 、 C_3F_8 、 Cl_2 、 F_2 、 HF 、アンモニア、水素のい

れか一種が用いられ、前記第 2 のガスは Ar、窒素、He、Ne のいずれかの一種が用いられることを特徴とする請求項 1 9 に記載の半導体装置の製造方法。

【請求項 2 1】

半導体基板の主面に所定のパターンを有する膜を形成する工程と、
前記半導体基板を処理室内に挿入する工程と、
前記処理室内にガスを導入してプラズマ雰囲気を形成する工程と、
前記プラズマ雰囲気が形成された前記処理室内に、前記半導体基板の
前記所定のパターンを有する膜に対向するように、その対向主面にガス噴出部が
設けられたパット構造体を配置し、前記半導体基板主面と前記対向主面とを所定
間隔を保ち、前記ガス噴出部より所定のガスを噴出させる工程、
から成ることを特徴とする半導体装置の製造方法。

【請求項 2 2】

前記ガスは Ar、窒素、He、Ne のいずれかの一種が用いられることを特徴とする請求項 2 1 に記載の半導体装置の製造方法。

【請求項 2 3】

前記所定のパターンを有する膜は絶縁膜より成り、前記所定のパターンはプラズマエッチング加工により形成されたことを特徴とする請求項 2 1 に記載の半導体装置の製造方法。

【請求項 2 4】

前記所定のパターンを有する膜は導体膜より成り、前記所定のパターンはプラズマエッチング加工により配線層として複数形成されたことを特徴とする請求項 2 1 に記載の半導体装置の製造方法。

【請求項 2 5】

前記導体膜は多結晶シリコンであることを特徴とする請求項 2 4 に記載の半導体装置の製造方法。

【請求項 2 6】

第 1 の真空処理室と、第 2 の真空処理室と、半導体ウエハを前記第 1 および第 2 の処理室内に搬送するための搬送アームを有する真空搬送室とを備えた半導体製造装置を用いた半導体装置の製造方法であって、

前記第 1 の真空処理室内に前記搬送アームによって半導体ウエハを搬送し、前記第 1 の真空処理室内で前記半導体ウエハをプラズマ加工する工程と、

前記第 2 の真空処理室内に前記プラズマ加工された半導体ウエハを前記搬送アームによって搬送し、前記第 2 の真空処理室内で前記半導体ウエハの主面に対して所定のガスを噴出し、前記半導体ウエハの主面を洗浄する工程と、
から成る半導体装置の製造方法。

【請求項 2 7】

前記第 2 の真空処理室には主面にガス噴出部が設けられたパット構造体が配置され、前記半導体ウエハの主面と前記パット構造体の主面とを所定間隔を保ち対向配置させ、前記ガス噴出部より前記所定のガスを噴出させて前記半導体ウエハの主面を洗浄することを特徴とする請求項 2 6 記載の半導体装置の製造方法。

【請求項 2 8】

前記半導体ウエハの主面は絶縁膜を有し、前記第 1 の真空処理室内での前記半導体ウエハのプラズマ加工は、前記絶縁膜にホールを形成するプラズマエッチングであることを特徴とする請求項 2 6 記載の半導体装置の製造方法。

【請求項 2 9】

前記半導体ウエハは一枚単位で前記第 1、第 2 の真空処理室でそれぞれ処理されること特徴とする請求項 2 6 記載の半導体装置の製造方法。

【請求項 3 0】

- (1) 減圧雰囲気内において半導体基板の主面に第 1 の処理を施す工程、
 - (2) 減圧雰囲気内であって、主面にガス噴出部が設けられた洗浄用パットを前記半導体基板の主面に近接させ、前記洗浄パットの主面と前記半導体基板の主面とを所定間隔に保ち、前記ガス噴出部より所定のガスを噴出させて前記半導体基板の主面を洗浄する工程と、
 - (3) 減圧雰囲気内において半導体基板の主面に第 2 の処理を施す工程、
- とから成ることを特徴とする半導体装置の製造方法。

【請求項 3 1】

前記第 1 の処理は半導体基板の主面上に導体膜を堆積する工程であり、前記第 2 の処理は前記導体膜をエッチングする工程であることを特徴とする請求項に記

載の半導体装置の製造方法。

【請求項 3 2】

前記導体膜は多結晶シリコンより成ることを特徴とする請求項 3 1 に記載の半導体装置の製造方法。

【請求項 3 3】

減圧雰囲気内において半導体基板のに第 1 の処理を施す工程と第 2 の処理とを施す工程とを有し、

前記第 1、第 2 の処理とを施す工程間であって、減圧雰囲気内で所定のガスを前記半導体基板の主面に沿って流出させることを特徴とする半導体装置の製造方法。

【請求項 3 4】

前記第 1 の処理は、フォトリソグラフ膜をマスクとした絶縁膜のドライエッチング加工であり、前記第 2 の処理は、前記フォトリソグラフ膜のアッシング処理であることを特徴とする請求項 3 3 に記載の半導体装置の製造方法。

【請求項 3 5】

(1) 処理室内に半導体ウエハを搬入する工程と、
(2) 前記処理室内で、半導体ウエハの主面に対しプラズマ加工処理と、ガス流によりその主面に対して洗浄処理を行う工程と、続いて、
(3) 前記半導体ウエハを前記処理室から搬出する工程と、
から成ることを特徴とする半導体装置の製造方法。

【請求項 3 6】

フォトリソグラフィ技術により半導体ウエハ主面にマスクを形成し、そのマスクを用いて前記半導体ウエハ主面を所定のパターンに加工する半導体装置の製造方法であって、前記半導体ウエハ主面を所定のパターンに加工、前記マスク除去及び前記半導体ウエハ主面の洗浄を減圧雰囲気の処理チャンバで一貫処理することを特徴とする半導体装置の製造方法。

【請求項 3 7】

前記前記半導体ウエハ主面のパターン加工はドライエッチング用処理チャンバで、前記マスク除去はアッシング用チャンバで、そして、前記前記半導体ウエハ

主面の洗浄は洗浄チャンバで、それぞれ行われることを特徴とする請求項 3 7 記載の半導体装置の製造方法。

【請求項 3 8】

前記それぞれのチャンバは、減圧雰囲気を保持するマルチチャンバ搬送室に接続され、前記それぞれのチャンバへの半導体ウエハの搬送は、前記マルチチャンバ搬送室内に設けられたウエハ搬送アームにより行うこと特徴とする請求項 3 7 記載の半導体装置の製造方法。

【請求項 3 9】

- (1) 半導体基板主面に絶縁膜を形成する工程と、
 - (2) 前記絶縁膜上に所定の形状のパターンを有するフォトリソマスクを形成する工程と、
 - (3) 前記マスクが形成された前記半導体基板を減圧雰囲気内に晒し、かつ前記雰囲気内にプラズマを発生させ、前記マスクが形成されていない前記絶縁膜の一部をエッチング処理する工程と、
 - (4) 前記エッチング処理の後、前記半導体基板を減圧雰囲気内に晒し、かつ前記雰囲気内にプラズマを発生させ、前記半導体基板の主面に対向して、ガスが噴出する主面部を有するパット構造体を配置し、前記半導体基板の主面と前記パット構造体の主面部とを所定間隔を保ち、前記主面部より所定のガスを噴出させて、前記半導体基板の主面上を洗浄する工程と、
 - (5) 前記洗浄された半導体基板を減圧雰囲気内に晒し、かつ前記雰囲気内にプラズマを発生させ、前記マスクを除去する工程と、
 - (6) 前記マスクを除去した後、前記半導体基板を減圧雰囲気内に晒し、かつ前記雰囲気内にプラズマを発生させ、前記半導体基板の主面に対向して、ガスが噴出する主面部を有するパット構造体を配置し、前記半導体基板の主面と前記パット構造体の主面部とを所定間隔を保ち、前記主面部より所定のガスを噴出させて、前記半導体基板の主面上を洗浄する工程と、
- を含むことを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、洗浄を含む半導体装置の製造技術、特に半導体ウエハ表面に残存する異物等を除去する洗浄工程を含む半導体装置の製造技術に関する。

【0002】

【従来の技術】

半導体装置（LSI, VLSI等）の製造技術は微細化が急速に進んできている。このような状況下において、半導体装置の製造工程での半導体ウエハの洗浄は、半導体装置の製造歩留り向上のための重要なプロセスの一つである。このため、成膜やエッチングのようなそれぞれの製造工程での前処理あるいは後処理として洗浄が行われる。

従来、半導体ウエハ（以下、ウエハと言う）の洗浄は、純水または純水に各種酸やアルカリ溶液を希釈した溶液を用い、該溶液中にウエハを浸すまたは溶液を吹き付ける方法にてウエハ表面の異物を洗い流すことで実施されている。また、ウエハを溶液に浸すと同時にブラシによりウエハ表面を機械的に洗浄する方法等も用いられている。そして、これらの洗浄方法は、溶液を用いていることからウェット(Wet)洗浄と呼ばれている。

しかしながら、ウェット洗浄では、洗浄のほかに、その洗浄に続くリンス、乾燥を処理する工程が必要となり、製造工程の増加をまねく問題があった。

【0003】

このようなウェット洗浄の問題解決を成す洗浄方法として、ドライ(Dry)洗浄がある。

そのドライ洗浄の一つは、例えば、特開平8-131981号公報（以下、公知文献1と言う）に開示されている。この公知文献1によれば、被洗浄物（試料）は例えば単結晶シリコンをスライス、ラッピング、ポリシングした半導体用6インチシリコンウエハーを対象とし、静電気の帯電によってその被洗浄物に付着した付着物の洗浄を活性化された空気を用いて常温乾式で洗浄を行うことが記載されている。すなわち、その活性空気は、空気イオンと、水クラスターとを含み、高湿度雰囲気を形成し、流動しつつ洗浄室内の被洗浄物に接触してその行う。空気イオンは被洗浄物の電荷を中和し、水クラスターは、付着物を被洗浄物表面から遊離さ

せる。流動する活性空気は、被洗浄から付着物を剥離してこれを除去する。なお、この公知文献1は、具体的にはウエハーメーカーからSiウエハーを購入後、LSI製造時の前処理洗浄について開示している。

また、他のドライ洗浄として、特開平8-85887号公報（以下、公知文献2と言う）に開示の技術がある。この公知文献2によれば、被エッチング材がWを用いた単層膜あるいは積層膜を有した試料のエッチング処理後、その試料は真空搬送装置によって後処理装置（次工程の処理装置）に搬送される。そして、試料を大気に暴露することなく同処理装置内（真空中）でレジストと付着物を同時に除去（プラズマアッシング）するというものである。

そしてさらに、特開平9-17776号公報（以下、公知文献3と言う）に開示のドライ洗浄がある。この公知文献3によれば、半導体基板上の吸着有機物により成膜時の膜厚形成に影響を受けやすい膜の形成に際して、その下地膜の成膜前に、同一の半導体製造装置内部で室温または高温で O_3 クリーニングを行うことにより吸着有機物を除去し、半導体基板の表面状態に影響を受けやすい成膜の安定化を図るというものである。すなわち、公知文献3に記載の発明によれば、半導体基板上に下層配線パターンを形成した半導体製造装置をそのまま使用して、 O_3 ガスを導入して半導体基板をクリーニングし、半導体基板表面の残留有機物と反応させ、COあるいは CO_2 のような揮発生成物として除去し、残留有機物の除去後に下地膜を介して有機物に対して不安定な膜を層間絶縁膜として残留有機物の影響を受けないで成膜することが開示されている。

【0004】

【発明が解決しようとする課題】

近年、DRAMで代表される少品種多量生産から多品種少量生産に象徴されるシステム・オン・チップ（いわゆるシステムLSI）が主流になってきた。多品種少量生産の場合、生産効率を上げるために、短TAT(Turn Around Time)化が重要視されてきている。

【0005】

このため、半導体装置の製造工程の前処理あるいは後処理として行う洗浄は、ドライ洗浄により半導体製造効率の向上を図ることが求められている。

【 0 0 0 6 】

また、半導体装置の製造歩留まり向上のため、そのドライ洗浄の洗浄能力の向上が求められている。

本発明の目的は、基板に対する加工およびその加工後の異物除去のための洗浄を効率よく行うことにある。

本発明の他の目的は、微細化に適した新規な半導体装置の製造方法を提供することにある。

【 0 0 0 7 】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明かになるであろう。

【 0 0 0 8 】

【課題を解決するための手段】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

本発明は、減圧状態を保った処理室内で、半導体基板主面に付着した異物をその主面にガス流を与えて除去することを特徴とするものである。

【 0 0 0 9 】

また、本発明は、減圧状態を保った処理室内で半導体基板主面に付着した異物の結合力を緩和させて、その主面に対しガス流を与え、そのガス流により異物を除去することを特徴とするものである。

【 0 0 1 0 】

【発明の実施の形態】

以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において、同一の機能を有する部材には同一の符号を付し、その繰り返しの説明は省略する。

（実施の形態 1）

はじめに、本発明の第 1 の実施形態に使用されるドライ洗浄装置の基本構成について、図 1 を用いて説明する。

図 1 に示したドライ洗浄装置は減圧状態を保つ処理室、すなわち一般的には真空

容器と呼ばれている処理室 1 を有する。所望の処理（プラズマエッチングやプラズマ C V D 等の処理）が別の処理室内で処理されたウエハはこの処理室 1 内で洗浄が行われる。

図 1 において、真空排気手段（真空ポンプ：図示せず。）を有する真空容器 1 内に、処理すべきウエハ 2 を設置するためのウエハ設置手段（ウエハ支持台） 3 およびウエハ 2 を円周方向に回転する回転機構 4 が設置されている。

ウエハ設置手段 3 は、平面がウエハ 2 と同様な円板形状を有し、ウエハ 2 の安定支持のためにそのウエハの径よりも大きい。ウエハ設置手段 3 におけるウエハの固定は、機械的にウエハ周辺を挟む機構もしくは電氣的にウエハを保持する静電チャックが採用される。そして、このウエハ設置手段 3 には、温度制御手段 1 6 が設置されており、ウエハ 2 の温度を室温（2 5℃）から 3 0 0℃の範囲で制御できる構造となっている。ウエハ 2 に対する温度の制御については後で述べる。ウエハ 2 上には、ウエハ洗浄のためのパット型構造体 5 がそのウエハ 2 表面に近接して配置される。このパット型構造体 5 が本発明を成す上で重要な役割をはたす。パット型構造体 5 には、ウエハ 2 上での水平方向の移動を可能とする走査機構 6 と、ウエハ 2 に近接配置するための上下移動機構 7 とが設置されている。また、パット型構造体 5 には、パット型構造体 5 とウエハ 2 間に作用する加重を検出する加重検出手段 8 が設置されている。そして、パット型構造体 5 とウエハ 2 間に作用する加重により上下移動機構 7 での移動量を制御することでパット部構造体 5 とウエハ 2 との間隔を制御している。この間隔を制御することにより、後で述べるように洗浄のためのガスの流速が制御される。

真空容器 1 の上部にはプラズマ生成手段 9 が設置されている。本実施の形態ではマイクロ波帯（具体的には 2 . 4 5 G H z）の電磁波を用いたプラズマ生成手段を用いた。プラズマ生成手段 9 はマイクロ波発振部 1 9、導波管 2 0 および誘電体窓 2 1 を構成している。ガス導入部 2 1 からプラズマ生成部 9 a に CF₄ ガスが供給される。本実施の形態ではプラズマ生成手段 9 にマイクロ波帯の電磁波を用いたが、他に UHF 帯電磁波やラジオ波帯電磁波、さらにはそれら電磁波に永久磁石により磁場を印加してプラズマを生成しても同様な効果を有する。プラズマ生成手段 9 によって生成されるプラズマ 1 8 の拡散領域にウエハ 2 を配置する構造と

した。拡散領域にウエハを配置することでプラズマによる過剰な損傷等をウエハに与えることを防ぐことができる。

【 0 0 1 1 】

パット型構造体 5 について、図 2、図 3 を参照し、以下に詳しく説明する。

【 0 0 1 2 】

図 2 は、パット型構造体 5 の部分断面図とパット部 1 0 の平面図とを示している。パット型構造体 5 は、テフロンで形成されたパット部 1 0、ガス導入部 1 1、パット支持部 1 2、加重検出手段 8、走査機構 6 そして上下移動機構 7 への接続機構 1 3 からなる。パット部 1 0 は、図示したように、ウエハ主面に対する円形の対向主面 1 0 a を有する。接続機構 1 3 は支点 1 4 を中心にウエハ 2 の主面とパット部 1 0 の主面との平行を制御できる関節機能を有する構造となっている。ガス導入部 1 1 は、内部が中空構造になっているパット支持部 1 2 に接続されている。ガス導入部 1 1 に供給された異物除去用ガスは、パット支持部 1 2 を通してパット部 1 0 の主面 1 0 a に設けられたガス噴出部 1 5 より噴出する。本実施の形態では、パット部 1 0 の中央部に一つ設けられたガス噴出部 1 5 からガスを噴出する。

【 0 0 1 3 】

図 3 は、異物除去能力を上げるためのパット型構造体 5 の部分断面図とパット部 1 0 の平面図とを示している。図 3 に示すように、パット型構造体 5 はパット部 1 0 の面内に均等配置した複数個の孔のガス噴出部 1 6 が設けられている。すなわち、パット部 1 0 の中央部に 1 つのガス噴出部 1 6 が設けられ、そのガス噴出部 1 6 を中心に左右対称に 2 つのガス噴出部がパット部 1 0 の外周部に設けられている。また、そのガス噴出部 1 6 を中心に上下対称に 2 つのガス噴出部がパット部 1 0 の外周部に設けられている。ガス噴出部付近は流速が速いため、図 3 に示すように複数のガス噴出部を設けることで異物除去効果の向上、また異物除去のスループットを向上させることができる。なお、パット部 1 0 の外周部に設けられた互いに隣り合うガス噴出部から吹き出た双方の噴出ガスの作用により停留しようとする異物は、パット部 1 0 の中央部に位置したガス噴出部 1 6 から吹き出たガスにより押し出され、ウエハ面内の異物は除去できる。

図2および図3に示したパット型構造体5のパット部10は、ウエハ2表面に損傷を与えないように、ウエハ2表面の材質より柔らかい材質であるテフロンを用いたが、他にポリビニルアルコール、デルリン、ベスペル、カプトン、ポリ塩化ビニール、ポリエステル、酸化シリコン、シリコン、酸化アルミニウムを用いても同様の効果があることは言うまでもない。パット部10は、洗浄時にウエハ2表面に接触する場合もあり得る。このため、基本的にパット部の材質にはウエハ2表面の材質より柔らかい材質を用いることが望ましい。すなわち、ウエハ2の表面および裏面に配置した構造体4、5の被処理ウエハ面に近接する部分の材質はウエハ表面を構成する材料より硬度が低い材料が用いられる。

また、本実施の形態では、パット型構造体5のウエハに対向する主面の大きさは直径3cmとした。これはウエハ2にプラズマ生成手段5により生成された活性種の到達効率を容易にするためである。すなわち、パット型構造体5が大きすぎるとそのパット型構造体2によりウエハ面が覆われてしまい、プラズマによる活性種が到達できなくなってしまうからである。よって、パット型構造体5の大きさはウエハの大きさより小さいことが必要である。

【0014】

次に、図1を参照し、実施の形態1における洗浄工程例を説明する。

【0015】

まず、洗浄の対象となるウエハ2はウエハ設置手段3上に配置される。このウエハ2は、例えば、直径が約300mmの円板上のシリコン単結晶基板が用いられる。そして、このウエハ2の主面には、前の工程でドライエッチング加工されたスルーホール（開口）部を有する絶縁膜が設けられている。

ウエハ2をウエハ設置手段3上に設置した後、真空容器1内は真空排気手段により真空排気される。この時の実行排気速度は、真空容器内に異物（すなわち、パーティクル）を残さないように制御される。

次いで、ウエハ2は回転機構4により円周方向に回転させられる。本実施の形態では、ウエハ2の回転速度を200回転/分とした。この回転速度は、異物除去のスループットに関係し、任意に制御される。また、温度制御機構16によりウエハの温度を100℃に設定した。ウエハの温度を高めることで、ウエハ表面で

の化学反応効率を高くでき、洗浄効率を高められる。しかし、ウエハの温度を高め過ぎるとウエハ内に形成された半導体デバイスの特性に影響をおよぼす。したがって、好ましくはウエハ 2 を 3 0 0 °C 以下に加熱するのがよい。

ウエハ 2 を回転させ、安定な回転状態となった後、ガス導入部 1 1 からパット型構造体 5 (図 2) を通して Ar ガス (不活性ガス) を 2 0 リットル/分の流量でウエハ 2 表面へ噴出させる。そして、走査機構 6 によりパット型構造体 5 をウエハ 2 方向に移動させる。同時に、プラズマ生成手段 9 により別途設置した第 2 のガス導入手段 2 2 より導入した CF_4 ガス (エッチングガス) と、ガス導入部 1 1 からパット型構造体 5 を通して導入した Ar ガスの混合ガスのプラズマ 1 8 を真空容器 1 内で生成する。

プラズマ生成の間、パット型構造体 5 を上下機構 7 によりウエハ 2 に近接させる。この時、加重検出手段 8 によりパット型構造体 5 とウエハ 2 間に作用する力を検出することでパット部表面とウエハ 2 面との間隔を制御する。具体的には、パット型構造体 5 より供給した Ar ガスによりパット面とウエハ 2 面間が高ガス圧力状態となる。パット部 1 0 がウエハに接しなくてもパット部およびウエハ 2 間に加重が生じるため、その加重と流すガスの流量を管理することでパット部表面とウエハ 2 面との間隔が制御できる。加重検出手段 8 には圧電素子、歪計、バネ、弾力材、おもりのそれぞれ、またはそれらを組合わせた部材を用いることができる。本実施の形態では、パット部表面とウエハ 2 面の間隔が 5 ~ 2 0 μm になるよう制御した。ただし、パット部表面とウエハ 2 主面の間隔を 1 ~ 1 0 0 μm の範囲とすることでも同様の効果が得られる。洗浄力のみを考慮すればパット部表面とウエハ 2 面の間隔が狭いほど高い洗浄力が得られるが、間隔を一定に保つのが困難となると同時にあまり近接させすぎると接触する可能性が高くなりウエハ 2 表面にダメージを誘発する。このため、1 ~ 100 μm の間隔が最も効果的である。

本実施の形態では、パット型構造体 5 より供給するガスに Ar を用いたが、他に窒素、He、Xe、Ne を用いても同様の効果があることは言うまでもない。また本実施の形態ではパット型構造体 5 とウエハ 2 間に流すガス流量を 2 0 リットル/分としたが、0.5 から 5 0 0 リットル/分の流量でも同様の効果が得られる。当然、

洗浄力のみで考えればガス流量は多いほど洗浄力を高めることができるが、ガス消費によるコスト等から 0.5 ~ 500 リットル/分が実用的な範囲となる。

また、本実施の形態では、ウエハ 2 との間隔が制御されたパット型構造体 5 を走査機構 6 によりウエハ 2 上を走査することでウエハの回転とあわせてウエハ 2 全面をパット型構造体 2 で走査することが可能な構造となっている。

なお、本実施の形態では、ウエハを回転する回転機構 4 を用いたが、他にパット型構造体 5 を回転する機構またはウエハを回転する機構とパット型構造体を回転する機構を併用する場合においても同様の効果がある。

【 0 0 1 6 】

次に、洗浄のメカニズムを、図 1 3 を用いて説明する。

はじめに、パット型構造体 5 の機能を説明する。パット型構造体 5 は主にウエハ 2 表面に吸着した異物に物理的力を作用させ除去する機能をはたす。しかし、直接パット型構造体 5 がウエハ 2 面に接すると作用する物理的力が大き過ぎ、ウエハ面にダメージを生じさせてしまう。そのため、本実施の形態はパット型構造体 5 とウエハ 2 間に Ar ガスを流し、そのガスを介してウエハ 2 面に間接的に物理的力を作用させる構造としている。パット型構造体 5 とウエハ 2 間にガス流を生成することで、該ガス流の摩擦応力をウエハ表面に作用することができ、非接触のまま大きな物質移動力を生成することができる。すなわち、本発明の考え方の一つは摩擦応力を利用してそのガス流によりウエハ面に付着していた異物 2 6 を除去するというものである。

上下移動機構 7 は粗動機構 7 a と微動機構 7 b で構成されている。そして、微動機構 7 b とパッド部 1 0 との間に加重検出手段 8 が設けられている。この加重検出手段 8 により粗動機構 7 a と微動機構 7 b とを制御し、パット型構造体 5 とウエハ 2 との微小隙間を得ている。

本実施の形態によれば、パット型構造体 5 とウエハ 2 との微小隙間（具体的には $5 \mu\text{m} \sim 50 \mu\text{m}$ ）にガスを導入することで広い範囲に洗浄力を有する高速のガス流を生成することが可能となり、さらにそのガス流速による洗浄力は隙間間隔とガス流量で決まることからパット型構造体 5 とウエハ 2 の間に作用する力と流すガスの流量を制御するだけで精密に洗浄力を制御できる。この精密な洗浄力制

御機能により低ダメージ性と高洗浄力の両立を得ることができる。高速のガス流は、ウエハ2面に形成された微細構造のあらゆる部分に洗浄力を作用させることが可能であり、ウェット洗浄では表面張力により洗浄作用が及ばなくなる極微細半導体構造の高効率な物理的洗浄力が得られる。

(実施の形態2)

プラズマ生成手段9の機能によって上記ガス流の異物除去をアシストさせる原理を図4、5、6を用いて説明する。

上記したパット型構造体5による物理作用だけでは除去困難な異物がウエハ2の表面に吸着している場合がある。プラズマの機能はそのような異物の吸着力を緩和し、洗浄効率を高めることにある。すなわち、本実施の形態によれば、以下に説明する異物の吸着力を緩和と、上記の物理作用とを作用させることで効率よく異物を除去している。

まず、図4では静電的に吸着した異物のプラズマによる吸着力緩和のメカニズムを示す。

プラズマエッチングやスパッタといったプラズマを用いた半導体製造プロセス後のウエハ表面には帯電による異物26の静電吸着が生じている。プラズマ処理中にプラズマ内で浮遊している異物26はプラズマ内の電子の優先的な帯電により負の電荷をもつ。この帯電状態がプラズマ処理終了後も持続し、ウエハ表面にプラズマ処理後、飛来し吸着することで除去しにくい状態となる。

そこで、本実施の形態によるプラズマ生成手段9で発生する希薄プラズマ23に再度、この静電吸着状態の異物26が吸着したウエハを晒す。希薄プラズマ23にウエハを晒すと、プラズマとウエハ表面27間にイオンシース24が形成される。このイオンシース24は、ウエハ表面27に対し希薄プラズマ23の方が電位が高い状態となる。つまり、プラズマとウエハ表面27間に電界が生じる。たとえば、その電界強度は $500 \sim 600 \text{ V/cm}^2$ からとなる。イオンシースの電位差は、帯電した異物26とウエハ表面27間の静電吸着力と逆の電位差となるため吸着力を緩和する作用となり、ウエハ27に吸着した異物26の除去が容易とする。このメカニズムにより吸着力が緩和した異物をパット型構造体5による物理作用で除去可能となる。図4で説明したプラズマによる静電吸着力緩和のメカ

ニズムは一例であり、他に不明な機構を含め様々な作用により静電吸着力を緩和するメカニズムが存在する。

次に、図5は異物がウエハ面に化学吸着している場合の吸着力緩和メカニズムの説明図である。

通常、異物がウエハ27に化学吸着する場合、異物26とウエハの接触面で化学吸着層29が形成され酸化反応が生じている。この状態は化学反応論的には、異物26とウエハ表面間で化学吸着層29を介し電子のやり取りが行われることで吸着力が生じていることになる。そこで酸素ガスを供給しプラズマを生成することでオゾンまたは酸素ラジカル28等の酸化性の強い活性種を生成し、該活性種を異物に吸着させることで電子の交換をウエハ表面から異物26と該オゾンまたは酸素ラジカル28等の活性種間に移行することで化学吸着力が緩和される。同様の効果はプラズマに窒素、水素または酸素も含めたこれら酸化還元性ガスの混合によっても同様の効果があることは言うまでもない。

さらに、図6に示すリフトオフ機能について説明する。

本実施の形態では、パット型構造体5から供給するArガスとは別に、プラズマ生成手段9部にCF₄ガスを供給している。このCF₄ガスはプラズマ生成によりF、CF₃といった反応性の高いハロゲンラジカル31に分解される。このCF₄ガスはプラズマ生成によりF、CF₃といった反応性の高いハロゲンラジカル31に分解される。これらハロゲンラジカル31が洗浄前ウエハ表面30のシリコンまたはシリコン酸化膜を極少量エッチングする（リフトオフする）ことで、そのウエハ表面に溶け込む、または食込んだ異物26を除去しやすくし、パット型構造体5による物理作用の洗浄力を高められる。

【0017】

本実施の形態ではCF₄ガスの解離種を用いたが、C₂F₆、C₃F₈、Cl₂、F₂、HF、NF₃、アンモニア、水素ガスを用いても同様なリフトオフ効果が得られる。

また、ウエハに吸着する異物は、様々な形態で吸着しているため、図4、5、6を用いて説明した作用をそれぞれ独立でなく、混合して作用させ異物除去を行うことは言うまでもない。

【0018】

以上のパット型構造体による物理的作用とプラズマによる化学的作用および電気的作用により減圧中でのウエハの高効率な洗浄が行える。

【 0 0 1 9 】

特に、本発明によるドライ洗浄方法を $0.3\ \mu\text{m}$ 以下のスルーホール構造を有する半導体装置の製造に用いることで、その微細部に洗浄効果を発揮できる。このため、低コストで、高歩留まりな半導体装置の製造が可能となる。

【 0 0 2 0 】

前記の実施の形態では、パット型構造体5による物理的洗浄作用をプラズマの反応性によりアシストする形態としたが、他の実施の形態としてプラズマ生成手段9の変わりに紫外線光源を用い該紫外線により真空内に導入した反応ガスを励起しても同様の化学的作用が得られパット型構造体5による物理作用をアシストすることができる。

また、同様に他の実施の形態としてフッ酸蒸気またはフッ酸と水蒸気の混合気体をプラズマ生成の代わりに実施することで先の実施の形態におけるシリコンあるいはシリコン酸化膜のリフトオフ機能が実現でき、パット型構造体5による物理作用をアシストすることができる。

さらに、本実施の形態のような異物除去に対するアシストは、上記ガス流による異物除去との組み合わせ以外に、他の手段による異物除去にも適用可能である。例えば、真空容器内の高速排気（実効排気速度が800リットル/sec.以上）との組み合わせも考えられる。

【 0 0 2 1 】

また、図1に示す半導体製造装置の真空容器1（処理室）内で、主プロセス（酸化膜のエッチング）と洗浄とを連続的に行ってもよい。パット型構造体5が覆われていない箇所のウエハ主面ではエッチングが行われ、パット型構造体5が覆われた箇所のウエハ主面では洗浄が行われる。

【 0 0 2 2 】

このような方法では、エッチングとともに、そのエッチング時に発生した異物となる反応生成物の洗浄が効率よく行える。

（実施の形態3）

実施の形態 3 を、図 7 を参照し、以下に説明する。

【 0 0 2 3 】

図 7 はドライエッチング、プラズマ CVD またはスパッタ装置に、本発明の洗浄機能を付加した半導体製造装置の構成図である。

図 7 に示す半導体製造装置は、主プロセスチャンバ（エッチングチャンバ）のほかに洗浄チャンバが付加され、主プロセスと洗浄プロセスとを真空処理室内で一貫して行うものである。すなわち、図 7 に示した半導体製造装置は、主プロセスチャンバ 3 2、3 3、洗浄チャンバ 3 4、3 5、ウエハ搬送室 3 7、ウエハ搬送アーム 3 6、ウエハ入り口カセット 3 8 およびウエハ出口カセットで構成されている。洗浄チャンバ 3 4、3 5 は主プロセスチャンバ 3 2、3 3 それぞれに対応して設けられている。これにより、洗浄の待ち時間をなくし、スループットを向上させている。これら洗浄チャンバ 3 4、3 5 は、それぞれ図 1 に示したパット型構造体を有する洗浄装置で構成されている。そして、それぞれのチャンバ内でのウエハの処理は、ウエハ一枚毎の枚葉処理で行われる。

次に、本実施の形態による半導体装置の製造プロセスを図 7 を参照して説明する。本実施の形態は、例えば、フォトリソグラフィ工程に続く絶縁膜エッチング工程を行う製造プロセスである。フォトリソグラフィ工程は、フォトレジスト膜のコーティング、露光、現像および乾燥のステップから成る周知のフォトリソグラフィ技術が採用される。

ウエハ入り口カセット 3 8 内に収納されているウエハ（図示せず）は、フォトリソグラフィ工程が完了したものである。すなわち、そのウエハは、半導体基板表面に絶縁膜（酸化膜）が形成され、その絶縁膜表面にフォトレジスト（マスク）がパターン形成されている。

まず、主プロセスに先だって、前洗浄と呼ばれるウエハの洗浄を行なう。すなわち、処理されるべきウエハは、ウエハ入り口カセット 3 8 からウエハ搬送アーム 3 6 により洗浄チャンバ 3 4 に搬送される。この洗浄チャンバ 3 4 内で、ウエハのドライ洗浄が行われる。

続いて、洗浄されたウエハはウエハ搬送アーム 3 6 によって洗浄チャンバ 3 4 から取り出され、主プロセスチャンバ（エッチングチャンバ）3 2 に搬送される。

続いて、エッチングチャンバ 3 2 内でウエハに対しエッチング処理が行われる。エッチングチャンバ 3 2 は、例えば、特開平 9-321031 号公報に開示のプラズマ処理装置で構成されている。

上記エッチング処理の後、後洗浄と呼ばれるウエハの洗浄を行なう。すなわち、エッチング処理されたウエハは、エッチングチャンバ 3 2 からウエハ搬送アーム 3 6 により洗浄チャンバ 3 4 に搬送される。この洗浄チャンバ 3 4 内で、再度、ウエハのドライ洗浄が行われる。

【 0 0 2 4 】

そして、後洗浄が終了した後、ウエハはウエハ搬送アーム 3 6 によりウエハ出口カセット 3 9 に搬送される。

【 0 0 2 5 】

以上のように、ウエハは、大気に晒されることなく洗浄を含むエッチング工程が行われる。

【 0 0 2 6 】

また、洗浄チャンバ 3 5 および主プロセスチャンバ（エッチングチャンバ） 3 3 においても、上記と同様なウエハ処理が行われる。

【 0 0 2 7 】

続いて、エッチング工程が完了したウエハが収納されたウエハ出口カセット 3 9 は、次の工程、例えばレジスト除去工程（レジストアッシング）を行うために搬送される。

【 0 0 2 8 】

本実施の形態によれば、ウエハに対し、主プロセスチャンバ 3 2、3 3 で主プロセスが終了した後、そのウエハを大気に開放することなくウエハ搬送室 3 7 内のウエハ搬送アーム 3 6 により洗浄チャンバ 3 3、3 4 に移送する。そして、そのウエハに対し、洗浄チャンバ 3 3、3 4 内で、前記第 1 の実施形態あるいは前記第 2 の実施形態のそれぞれ、もしくはそれらの組み合わせにより洗浄を行う。本実施の形態によれば、トータルではウェット洗浄にともなう余分な工程が削減でき、半導体装置の製造コストを低減できる。

また、真空中で一貫処理されるためプロセス処理後の表面改質を起こす確立が低

下し、デバイス特性および歩留まりが向上すると同時にスループットも早くなる。
すなわち、半導体装置の製造における短TAT化が図れる。

(実施の形態4)

図7に示した主プロセスチャンバ33は、レジスト除去工程としてのアッシャーとして置き換えてもよい。

【0029】

この場合、洗浄チャンバ34で後洗浄が行われた後、ウエハ3636により主プロセスチャンバ33に搬送される。そして、主プロセスチャンバ33内でのプラズマ処理によるレジスト除去工程が行われる。そして、レジスト除去工程が終了した後、ウエハは洗浄チャンバ35に搬送され、ドライ洗浄が行われる。

本実施の形態によれば、前記第3の実施の形態のような単一な処理だけでなく、複数の真空内処理、すなわちエッチング工程、レジスト除去工程およびそれら工程の前後に行う洗浄工程が大気に晒すことなく行われる。

本実施の形態によれば、エッチング処理後にアッシング処理を行い、その後本発明における洗浄処理を真空中で一貫して実施することでエッチング処理後のウェット洗浄工程が不要となり、また、表面改質および微細構造部での異物も除去できることからその後の工程における精度と歩留まりが向上する。

さらに、エッチング工程からレジスト除去工程までのTATが短縮される。

(実施の形態5)

図8に示した半導体製造装置は、図7に示した実施の形態のさらなる応用例である。

本実施の形態は、主プロセスチャンバ32、33のほかに、主プロセスチャンバ32、33に対する後処理室（アッシャー）40、41をそれぞれ設けた半導体製造装置である。主プロセスチャンバ32、33では主処理であるエッチング工程が行われ、後処理室40、41ではレジストマスクの除去を行うアッシング処理工程が行われる。すなわち、本実施の形態は以下の順序によりウエハが処理される。

ウエハ入り口カセット38内に収納されているウエハ（図示せず）は、フォトリソグラフィ工程が完了したものである。すなわち、そのウエハは、半導体基板表

面に絶縁膜（酸化膜）が形成され、その絶縁膜表面にフォトレジスト（マスク）がパターン形成されている。

まず、主プロセスに先だって、処理されるべきウエハは、ウエハ入り口カセット 3 8 からウエハ搬送アーム 3 6 により洗浄チャンバ 3 4 に搬送される。この洗浄チャンバ 3 4 内で、ウエハのドライ洗浄が行われる。

続いて、洗浄されたウエハはウエハ搬送アーム 3 6 によって洗浄チャンバ 3 4 から取り出され、主プロセスチャンバ（エッチングチャンバ） 3 2 に搬送される。

続いて、エッチングチャンバ 3 2 内でウエハに対しエッチング処理が行われる。エッチングチャンバ 3 2 は、例えば、前記実施の形態 3 と同様に、特開平 9-3210 31 号公報に開示のプラズマ処理装置で構成されている。

上記エッチング処理の後、エッチング処理されたウエハは、エッチングチャンバ 3 2 からウエハ搬送アーム 3 6 により後処理室（アッシャー） 4 0 に搬送される。そして、この後処理室（アッシャー） 4 0 内で、プラズマ処理によるレジスト除去工程が行われる。

【 0 0 3 0 】

続いて、レジスト除去工程が終了した後、ウエハは洗浄チャンバ 3 4 に搬送され、ドライ洗浄が行われる。

【 0 0 3 1 】

そして、洗浄が終了した後、ウエハはウエハ搬送アーム 3 6 によりウエハ出口カセット 3 9 に搬送される。

【 0 0 3 2 】

以上のように、ウエハは、大気に晒されることなく洗浄を含むエッチング工程およびレジスト除去工程が行われる。

【 0 0 3 3 】

洗浄チャンバ 3 5、主プロセスチャンバ（エッチングチャンバ） 3 3 および後処理室（アッシャー） 4 0 においても、上記と同様なウエハ処理が平行して行われる。

本実施の形態によれば、前記実施の形態 4 と同様な効果が得られる。

また、特に、主プロセスチャンバ（エッチングチャンバ）、後処理室（アッシャ

ー) および洗浄チャンバが左右対称に配置され、ウエハ処理が平行して行われるため、ウエハ処理能力の向上が図れる。

(実施の形態 6)

半導体装置の製造において、複数の真空内処理を一貫して行う他の実施形態を、図 9 および図 10 を参照し、以下に説明する。

【 0 0 3 4 】

図 9 に示した半導体製造装置は、複数の処理チャンバ 4 3 がマルチチャンバ搬送室 4 2 で接続されている。そして、少なくとも 1 つ以上を図 1 に示した構成の洗浄チャンバ 4 3 がマルチチャンバ搬送室 4 2 に接続されている。図 9 に示す本実施の形態は、処理チャンバを 4 個とし、洗浄チャンバを 2 個接続したモジュールである。

【 0 0 3 5 】

本実施の形態により真空内で高効率な洗浄処理が実現でき、真空一貫で処理できる工程が多くなる。真空内で一連に処理できる工程が増えれば増えるほど半導体装置の製造コスト低減およびスループットが高まり、また加工精度も向上するため、低コストで高性能な半導体装置を製造することが可能となる。

【 0 0 3 6 】

図 9 に示したモジュールにより作成する半導体装置の製造プロセスを、図 10 を参照し、以下に説明する。

【 0 0 3 7 】

図 10 は、酸化膜に 0. 3 μ m 以下のホール径で、アスペクト比 (膜厚/ホール径) : 5 0 以上のスルーホールを形成するためのプロセスを示す工程断面図である。酸化膜 1 0 0 は、例えば上層配線と下層配線との間に形成された層間絶縁膜である。

(a) 酸化膜 1 0 0 上にポリシコンマスク 1 0 1 がパターンニング形成された半導体基板 (ウエハ) が用意される。ポリシコンマスク 1 0 1 は、スルーホール形成用の開口部 1 0 1 a が通常のフォトリソグラフィ技術によりパターンニングされたものである。

パターンニング形成されたものである。そして、ウエハ 2 は図 9 に示すウエハ入り

口カセット 3 8 に収納される。

(b) 続いて、図 9 に示すように予備室 4 2 a を通してマルチチャンバ搬送室 4 2 へ搬送される。そして、まず、ウエハ 2 は、ウエハ搬送アーム 3 6 により、処理チャンバ A 内に搬送される。処理チャンバ A 内において、パターニングされたポリシリコン（多結晶シリコン）1 0 1 上に、さらにポリシリコン 1 0 2 を CVD 法により堆積させる。

(c) CVD 処理後、ウエハ 2 を洗浄チャンバ A にて洗浄を行う。その後、ウエハ 2 は処理チャンバ B に移送され、ポリシリコン 1 0 2 のドライエッチング（異方性エッチング）により、マスク 1 0 1 の開口部側壁にポリシリコン 1 0 2 を残す。この方法によれば、マスク 1 0 1 の開口部 1 0 1 a に対し、自己整合的に開口部 1 0 1 a の径よりも小さい開口部 1 0 1 b が形成できる。

(d) 続いて、ウエハを図 9 に示す洗浄チャンバ B にて洗浄を行う。そして、処理チャンバ C にて酸化膜 1 0 1 のドライエッチングを行い、酸化膜 1 0 1 にスルーホール 1 0 0 a を形成する。なお、処理チャンバ C は、例えば特開平 9-321031 号公報に開示のプラズマ処理装置で構成されている。

(e) 酸化膜エッチング後、酸化膜エッチング中に堆積した有機膜を処理チャンバ D にてアッシングし除去する。

【 0 0 3 8 】

この一連のプロセスにより、初期にポリシリコンマスクをパターニングしたサイズより縮小したサイズで酸化膜を加工することができ、リソグラフィーの限界以下のサイズで加工することが可能となる。

【 0 0 3 9 】

さらに、本実施の形態は、図 9 に示した本発明によるモジュールで実現することで、通常、各処理間に実施する洗浄をウェット洗浄で行う場合に比べ格段に低コストで実現することが可能となる。

【 0 0 4 0 】

また、本実施の形態によれば、CVD 工程、ポリシリコンエッチング工程、酸化膜エッチング工程およびアッシング工程の連続処理が真空一貫で成されるため、大気暴露による自然酸化膜形成などにとまなう歩留まり低下要因がなくなる。

そして、スルーホールの加工寸法精度も向上する。

(実施の形態 7)

半導体装置の基本部分である MISFET 形成プロセスに、本発明の洗浄を適用した実施の形態を、図 11 を参照し、以下に説明する。

【0041】

MISFET の形成は、大まかには図 11 に示すように、(a) 素子分離形成およびゲート用ポリシリコン堆積、(b) ゲート電極形成 (ポリシリコンエッチング)、(c) イオン打ち込みによるエクステンション (N-領域) 形成、(d) 窒化膜堆積、(e) ゲート電極側壁保護膜形成 (窒化膜エッチング)、(f) シリサイド層形成の順で行われる。上記 (a) ~ (f) の各工程間では前記実施の形態 1 で述べた洗浄が行われる。

上記 (a) ~ (f) の各工程を以下に簡単に説明する。

(a) シリコン基板 45 に素子間分離のための溝分離領域 46 が形成される。なお、シリコン基板 45 は P 型基板に P ウエルが形成されたものである。続いて、ゲート酸化膜 (図示せず) を介してゲート用ポリシリコン 47 が堆積される。このゲート用ポリシリコン 47 は、真空処理室内で CVD 法により形成される。

(b) 真空処理室内でポリシリコンのドライエッチ加工が行われ、ゲート電極 49 が形成される。

(c) イオン打ち込み法により、ゲート電極 49 に整合されたエクステンション (N-領域 50、51) が形成される。このエクステンションはホットエレクトロン対策として形成された比較的低濃度を有するソース・ドレイン領域である。

(d) プラズマ CVD 法により窒化膜 52 がゲート電極 49 を有する半導体基板 45 上に堆積される。

(e) 窒化膜 52 をドライエッチング (異方性エッチング) することにより、ゲート電極 49 の側壁にゲート側壁保護膜 53 を形成する。この後、前記実施の形態 1 で述べたドライ洗浄を行う。そして、イオン打ち込み法により、ゲート側壁保護膜 53 に整合された比較的高濃度を有するコンタクト用 N+ 領域 (ソース、ドレイン領域 50S、51D) が形成される。

(f) 続いて、低抵抗化のためにソース、ドレイン領域 50S、51D 表面およ

びゲート電極49表面にシリサイド層54がそれぞれ形成される。シリサイド層54は、例えば、コバルトをソース、ドレイン領域50S、51D表面およびゲート電極49表面に付着させ、熱処理することにより形成される。

【0042】

以上、本実施に形態によれば、MISFET形成プロセスにおいて、各工程間の洗浄をドライ洗浄で行っているため、製造歩留まり向上とともに低コストで高性能な半導体装置を製造することが可能となる。

【0043】

なお、本実施の形態では、図11に示した一つのMISFETを例に半導体装置の製造プロセスを説明した。実際には、このようなMISFETが一つの半導体基板に複数個形成され、LSI、VLSIの如き半導体集積回路装置を構成する。したがって、ウエハ主面には、図12aおよび図12bに示す0.3 μ m以下の超微細構造がいたるところに存在する。このような超微細構造を有するウエハ面での洗浄効果を以下に説明する。

【0044】

図12aは深孔コンタクト55内部に付着した異物59を除去する機能の説明図で、図12bは配線60のコーナ部（配線の段差部）に付着した異物59を除去する機能の説明図である。

【0045】

図12aおよび図12bに示したように、パット型構造体56とウエハの表面部2aとの隙間57において、異物59を除去するための物理的な作用をガスの流れ58による粘性摩擦で生じさせるため、ガス流の及ぶ範囲であれば洗浄効果を発揮することができる。

【0046】

従来のウェット洗浄では液体の表面張力により微細部に液体が進入しにくく、0.3 μ m以下の構造では十分な洗浄効果が得られない場合が想定される。しかしながら、本発明では前記したように表面張力のないガス流を用いるため、今後益々、微細化する半導体装置の洗浄に効果を発揮できる。

【0047】

本発明の製造方法は、短TATが要求されるシステムLSI、例えばメモLSIとロジックLSIとがチップ上に混載したLSIの製造において有効であり、洗浄を効率よく行うことにより短期間で、低コスト、高歩留まりのシステムLSIが製造できる。

【 0 0 4 8 】

以上、本発明者等によってなされた発明をその実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

【 0 0 4 9 】

【発明の効果】

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば以下のとおりである。

【 0 0 5 0 】

本発明によれば、減圧処理室で処理する工程間の洗浄を大気に晒すことなく実現でき、微細なパターンを有する半導体装置の信頼性、製造歩留まりを向上させることができる。

【図面の簡単な説明】

【図 1】

本発明の実施の形態1における基本構成図である。

【図 2】

本発明の実施の形態 1 で用いた第 1 のパット型構造体の詳細説明図である。

【図 3】

本発明の実施の形態 1 で用いた第 2 のパット型構造体の詳細説明図である。

【図 4】

本発明の実施の形態 2 におけるプラズマによる洗浄効果の説明図である。

【図 5】

本発明の実施の形態 2 におけるプラズマによる洗浄効果の説明図である。

【図 6】

本発明の実施の形態 2 におけるプラズマによる洗浄効果の説明図である。

【図 7】

本発明の実施の形態 3 における半導体製造装置の概略図である。

【図 8】

本発明の実施の形態 5 における半導体製造装置の概略図である。

【図 9】

本発明の実施の形態 6 における半導体製造装置の概略図である。

【図 1 0】

図 9 の装置を用いて真空一貫にて半導体装置を製造する工程を示す断面図である。

【図 1 1】

本発明の実施の形態 7 における半導体装置の製造を示す工程断面図である。

【図 1 2】

a は本発明の実施の形態 7 で用いた微細孔での洗浄効果を示す概念図である、b は本発明の実施の形態 7 で用いた微細構造段差部での洗浄効果を示す概念図である。

【図 1 3】

本発明の実施の形態 1 におけるプラズマによる洗浄効果の説明図である。

【符号の説明】

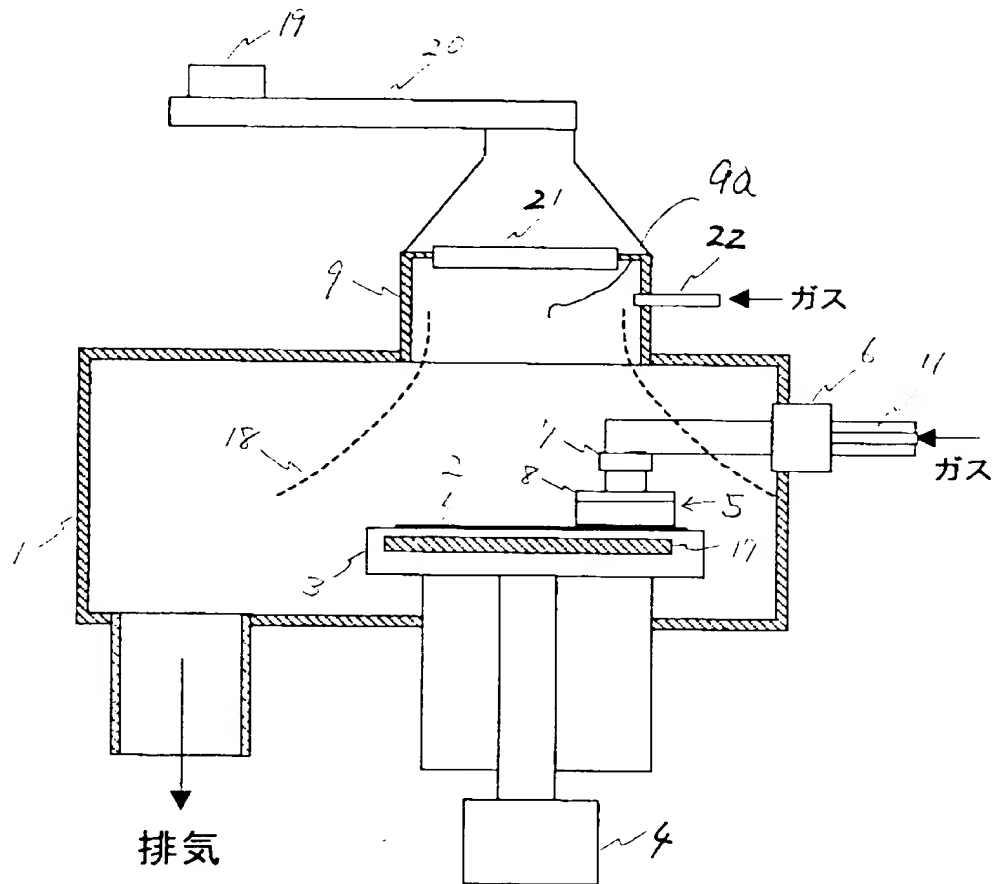
1 …真空容器、2 …ウエハ、3 …ウエハ設置手段、4 …回転機構、5 …パット型構造体、6 …走査機構、7 …上下移動機構、8 …加重検出手段、9 …プラズマ生成手段、10 …パット部、11 …ガス導入部、12 …パット支持部、13 …接続機構、14 …支点、15 …ガス噴出部、16 …複数のガス噴出部、17 …温度制御手段、18 …プラズマ、19 …マイクロ波発振部、20 …導波管、21 …誘電体窓、22 …プラズマ用ガス導入部、23 …プラズマ、24 …イオンシース、25 …吸引力、26 …異物、27 …ウエハ面、28 …酸素またはオゾンラジカル、29 …化学吸着層、30 …洗浄前ウエハ表面、31 …ハロゲンラジカル、32 …主プロセスチャンバ、33 …主プロセスチャンバ、34 …洗浄チャンバ、35 …洗浄チャンバ、36 …ウエハ搬送アーム 36、37 …ウエハ搬送室、38 …ウエハ入り口カセット、39 …ウエハ出口カセット、40 …後処理チャンバ 1、41 …後処理チャンバ 2、42 …マルチチャンバ搬送室、43 …処理チャンバ、44 …洗

浄チャンバ、45…シリコン基板、46…素子分離、47…ポリシリコン、48…素子分離、49…ゲート電極、50…ソース、51…ドレイン、52…窒化膜、53…ゲート側壁保護膜、54…シリサイド、55…微細ホール構造、56…パット型構造体、57…パット型構造体とウエハの隙間、58…高速ガス流、59…異物、60…微細配線断面。

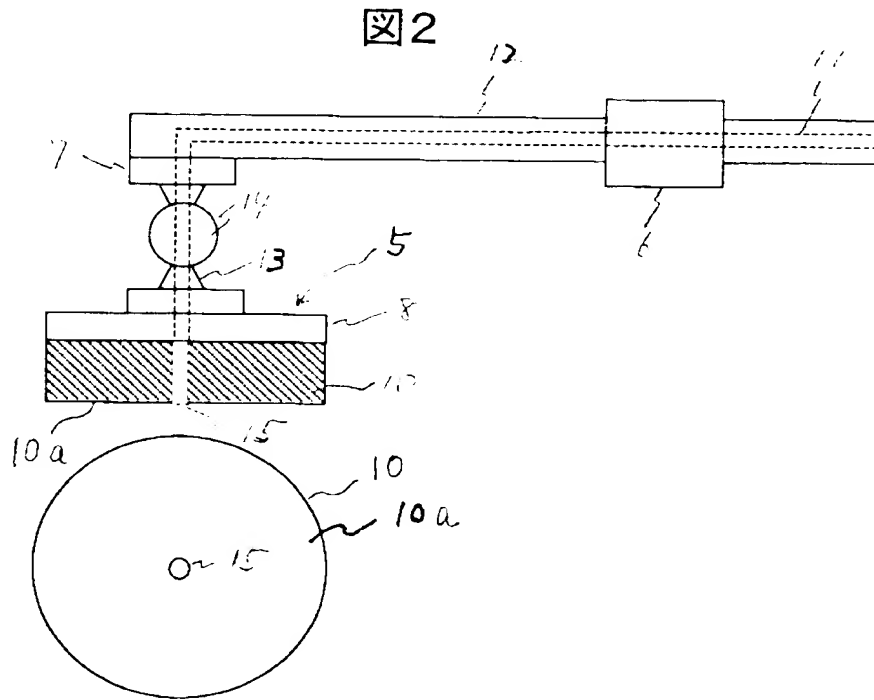
【書類名】 図面

【図 1】

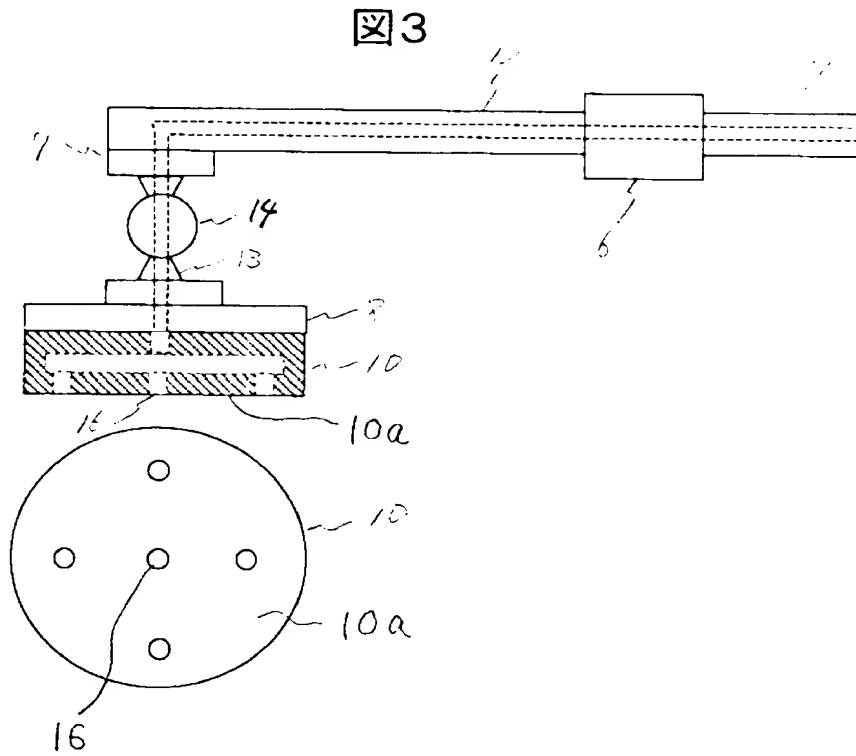
図 1



【図2】

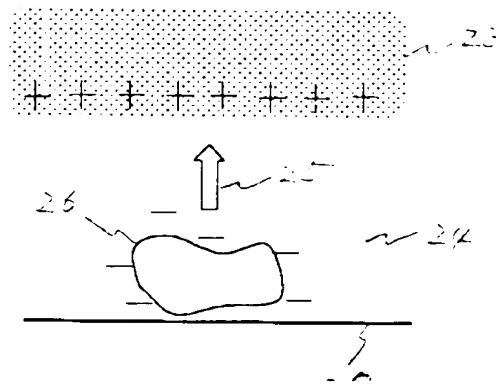


【図3】



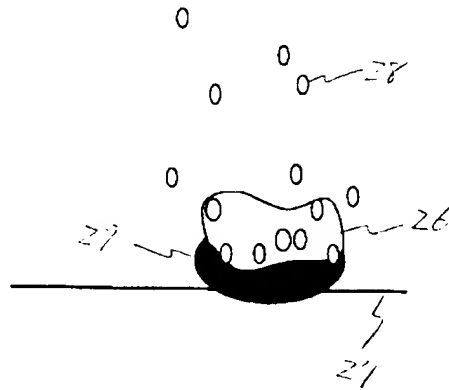
【図4】

図4



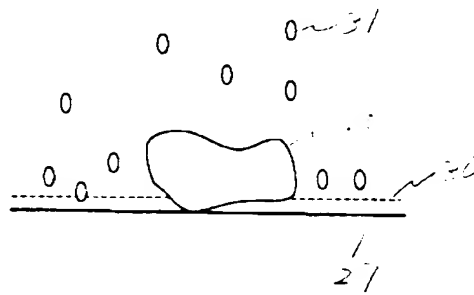
【図 5】

図5



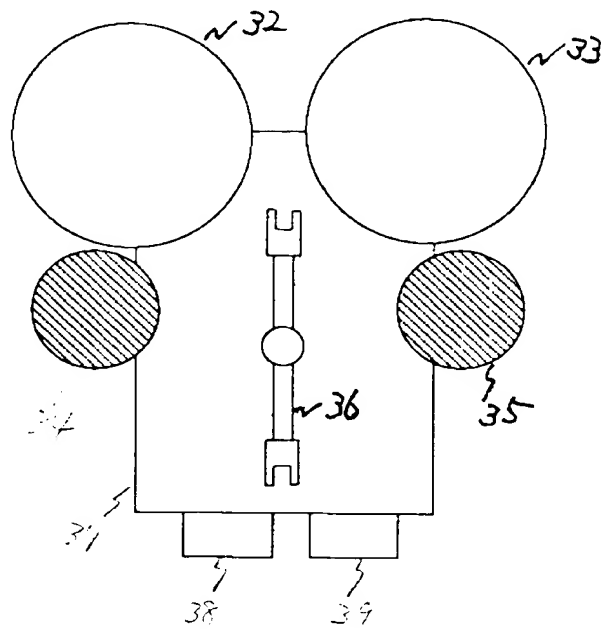
【図 6】

図6



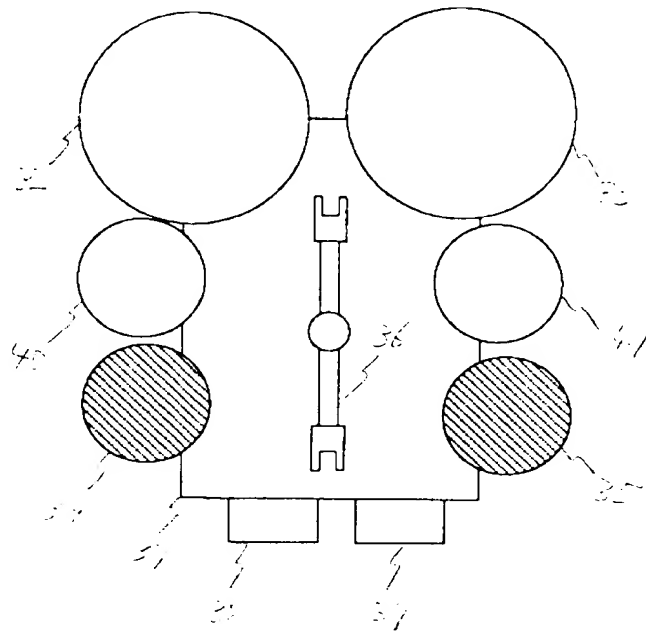
【図 7】

図 7



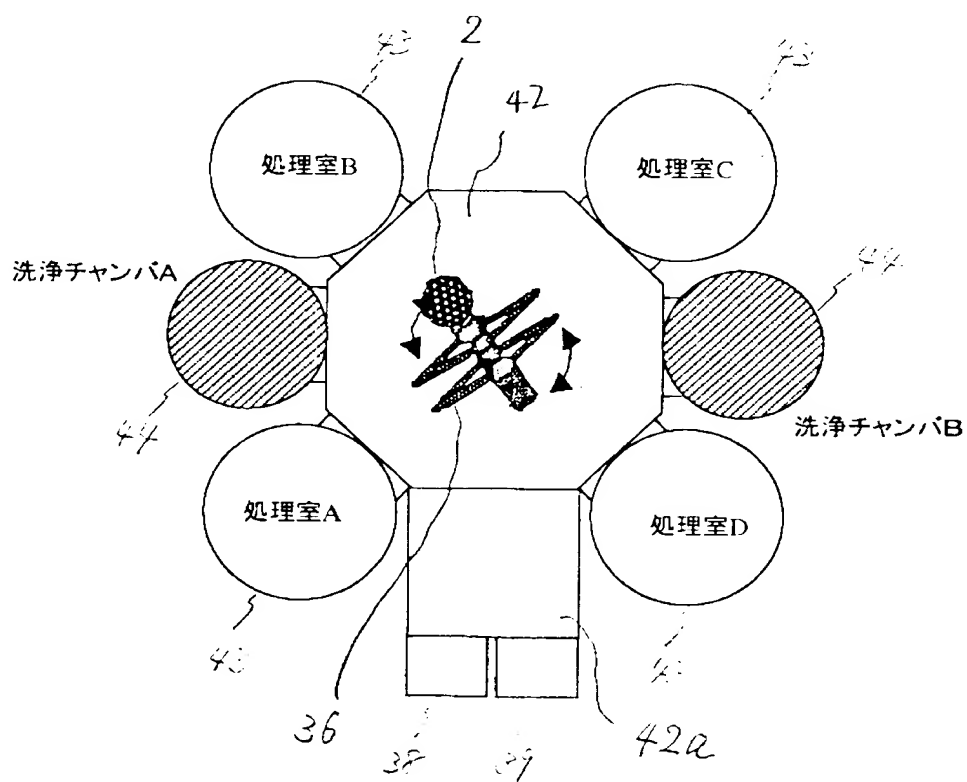
【図 8】

図 8



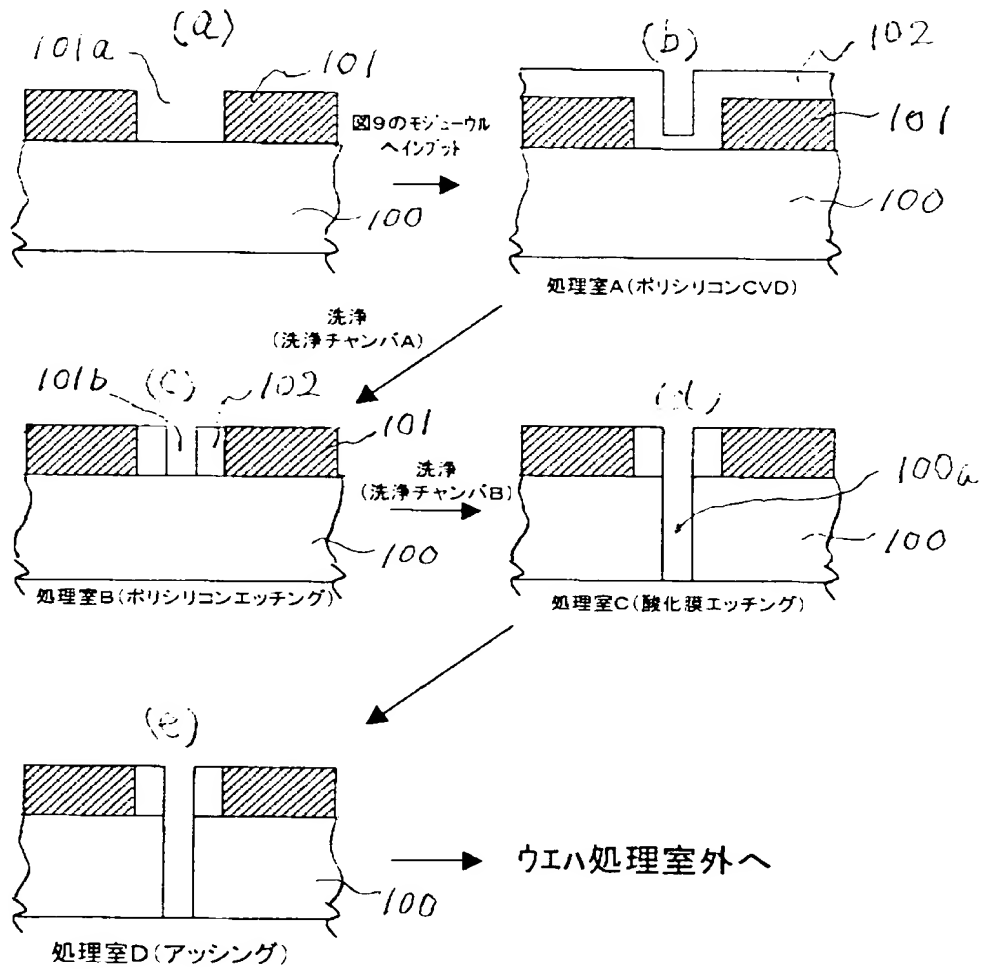
【図9】

図9



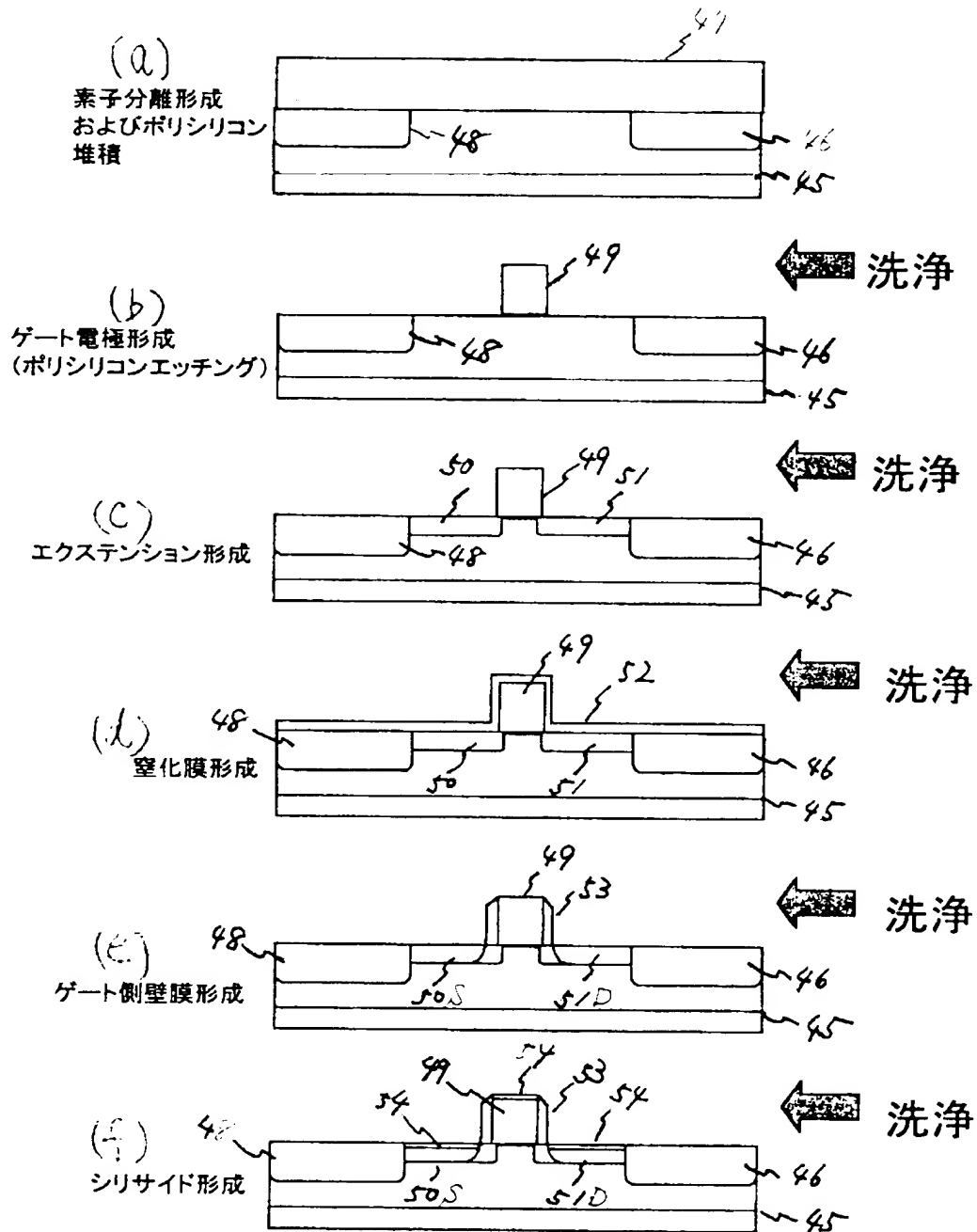
【図10】

図10



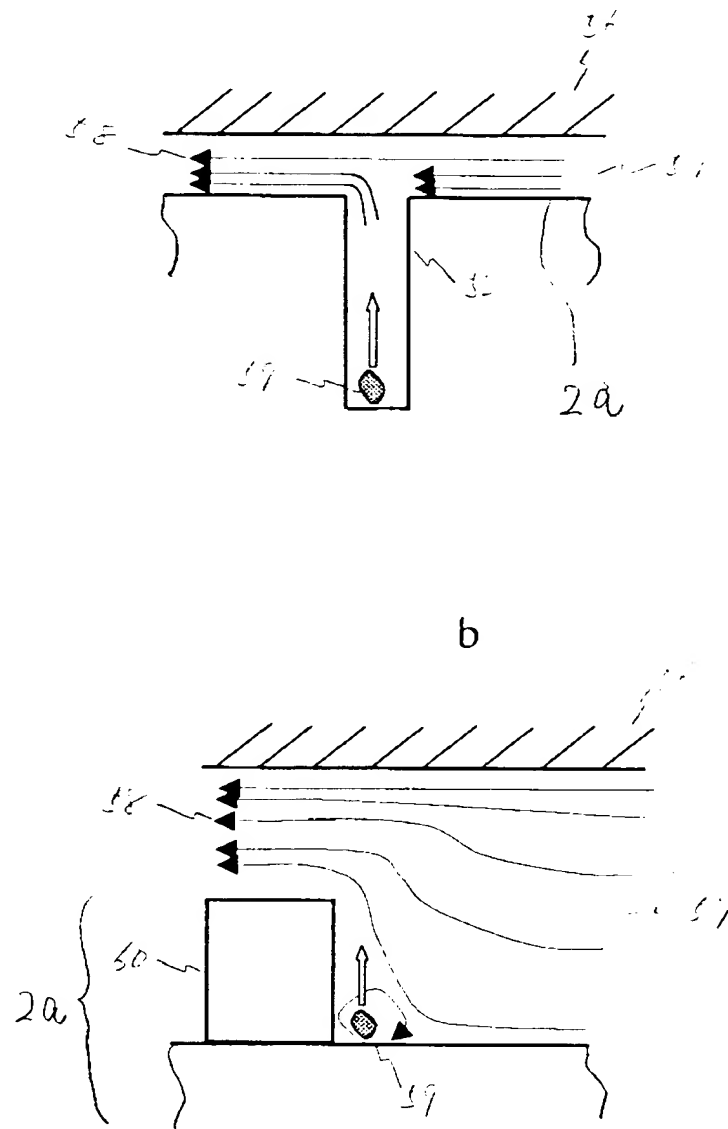
【図 11】

図 11



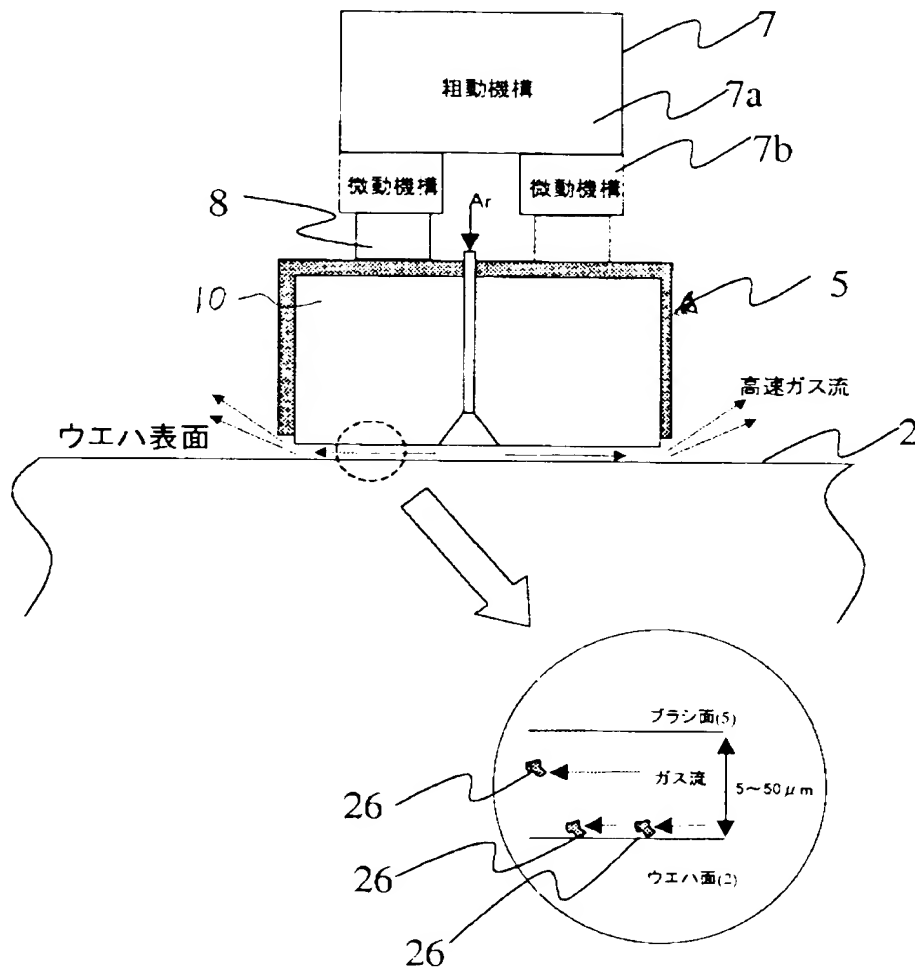
【图 12】

図 12a



【図13】

図13



【書類名】要約書

【要約】

【課題】半導体基板に対するドライエッチング等の加工、および加工後の異物除去のための洗浄を効率よく実現する。

【解決手段】本発明は、プラズマ生成手段 9 により生成するプラズマの電気的作用と、ウェハ 2 面に近接して配置するパット型構造体 5 で形成する高速ガス流の摩擦応力による物理的作用とを併用して異物を除去する工程を含む半導体装置の製造方法にある。

【選択図】図 1

特 2001-007158

認定・付加情報

特許出願の番号	特願 2001-007158
受付番号	50100047754
書類名	特許願
担当官	第五担当上席 0094
作成日	平成13年 1月17日

<認定情報・付加情報>

【提出日】 平成13年 1月16日

次頁無

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 1 0 8]

1. 変更年月日 1 9 9 0 年 8 月 3 1 日

[変更理由] 新規登録

住 所 東京都千代田区神田駿河台4丁目6番地

氏 名 株式会社日立製作所